



1 ОСОБЕННОСТИ

- Информационная емкость СОЗУ 128К x 8 бит (1 Мбит);
- Напряжение питания от 3,0 В до 3,6 В;
- Время выборки по адресу и сигналу nCE не более 35 нс;
- Время задержки распространения сигнала при переходе из состояния «Выключено» в состояние низкого (высокого) уровня не более 15 нс;
- Диапазон рабочей температуры: минус 60 – 85 °С;
- Стойкость к воздействию спецфакторов 7.И₁, 7.И₆, 7.И₇, 7.И₈, 7.С₁, 7.С₄, 7.К₁, 7.К₄ повышенная;
- Тип корпуса: 64-х выводной металлокерамический корпус Н18.64-2В;
- Тип ячейки памяти: 6-ти транзрная

3 ПРИМЕНЕНИЕ

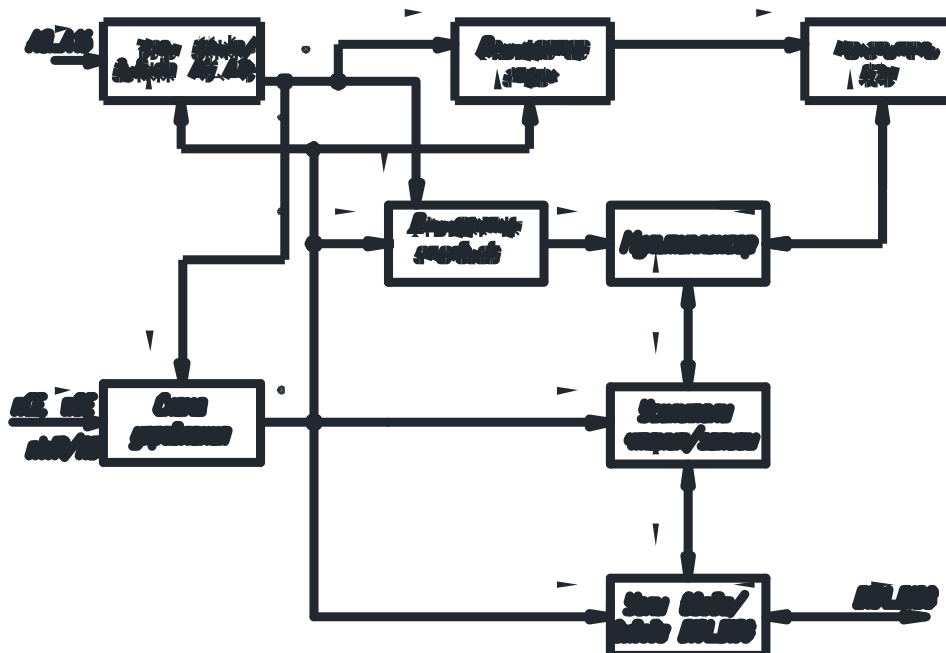
Микросхема предназначена для комплектования радиоэлектронной аппаратуры специального назначения.

2 ОПИСАНИЕ

Микросхема 1665PU1Y представляет собой статическое оперативное запоминающее устройство (СОЗУ) с произвольной выборкой, информационной емкостью 1М и с организацией 128К слов по 8 бит. Микросхема разработана по КМОП КНИ технологии с минимальными проектными нормами 0,25 мкм, с одним уровнем поликремния и четырьмя уровнями металлизации. Конструктивно микросхема выполнена в 64-выводном корпусе.

Типовые режимы работы СОЗУ обеспечиваются управляющими сигналами NCE, NOE, NWE, на соответствующих входах микросхемы, в соответствии с таблицей истинности и временными диаграммами. Выводы A0–A16 являются адресными входами, выводы данных DI/O1 – DI/O8 являются двунаправленными, их состояние зависит от логических уровней управляющих сигналов. При напряжении высокого уровня на входе NCE микросхема находится в режиме хранения и ее состояние не зависит от других управляющих сигналов, сигналов адреса и сигналов данных. Выходы микросхемы при этом находятся в состоянии высокого импеданса. В этом режиме микросхема потребляет минимальную мощность. Операции записи и считывания возможны при активном сигнале CE (напряжение низкого уровня на входе NCE). При напряжении низкого уровня на входе NWE происходит запись информации в определенные ячейки памяти в соответствии с сигналами на входах данных (DI/O1 – DI/O8) и адресным кодом на входах адреса (A0–A16). По каждому адресному коду происходит выборка восьми ячеек памяти и записывается восемь бит входной информации (по одному в каждую ячейку). Низкий уровень на входе NWE переводит выходы микросхемы в третье состояние (состояние высокого импеданса) независимо от уровня сигнала на входе NOE. Считывание происходит при напряжении высокого уровня на входе NWE, информация появляется на выходах микросхемы в соответствии с адресным кодом на входах адреса и наличии напряжения низкого уровня на входе NOE. Сигнал NOE управляет выходными буферами, обеспечивая их переход в третье состояние (при напряжении высокого уровня на входе NOE) независимо от состояния других управляющих сигналов.

4 ФУНКЦИОНАЛЬНАЯ СХЕМА





СОДЕРЖАНИЕ

1 ОСОБЕННОСТИ.....	1	8 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ.	6
2 ОПИСАНИЕ	1	9 СХЕМА ВКЛЮЧЕНИЯ.....	7
3 ПРИМЕНЕНИЕ	1	10 ГАБАРИТНЫЙ ЧЕРТЕЖ.....	7
4 ФУНКЦИОНАЛЬНАЯ СХЕМА	1	11 ВРЕМЕННЫЕ ДИАГРАММЫ ФУНКЦИОНИРОВАНИЯ.....	8
5 ИСТОРИЯ ПОСЛЕДНИХ ИЗМЕНЕНИЙ .	3		
6 НАЗНАЧЕНИЕ ВЫВОДОВ	2		
7 УСЛОВНОЕ ГРАФИЧЕСКОЕ ОБОЗНАЧЕНИЕ.....	5		



5 ИСТОРИЯ ПОСЛЕДНИХ ИЗМЕНЕНИЙ

Дата

Изменение

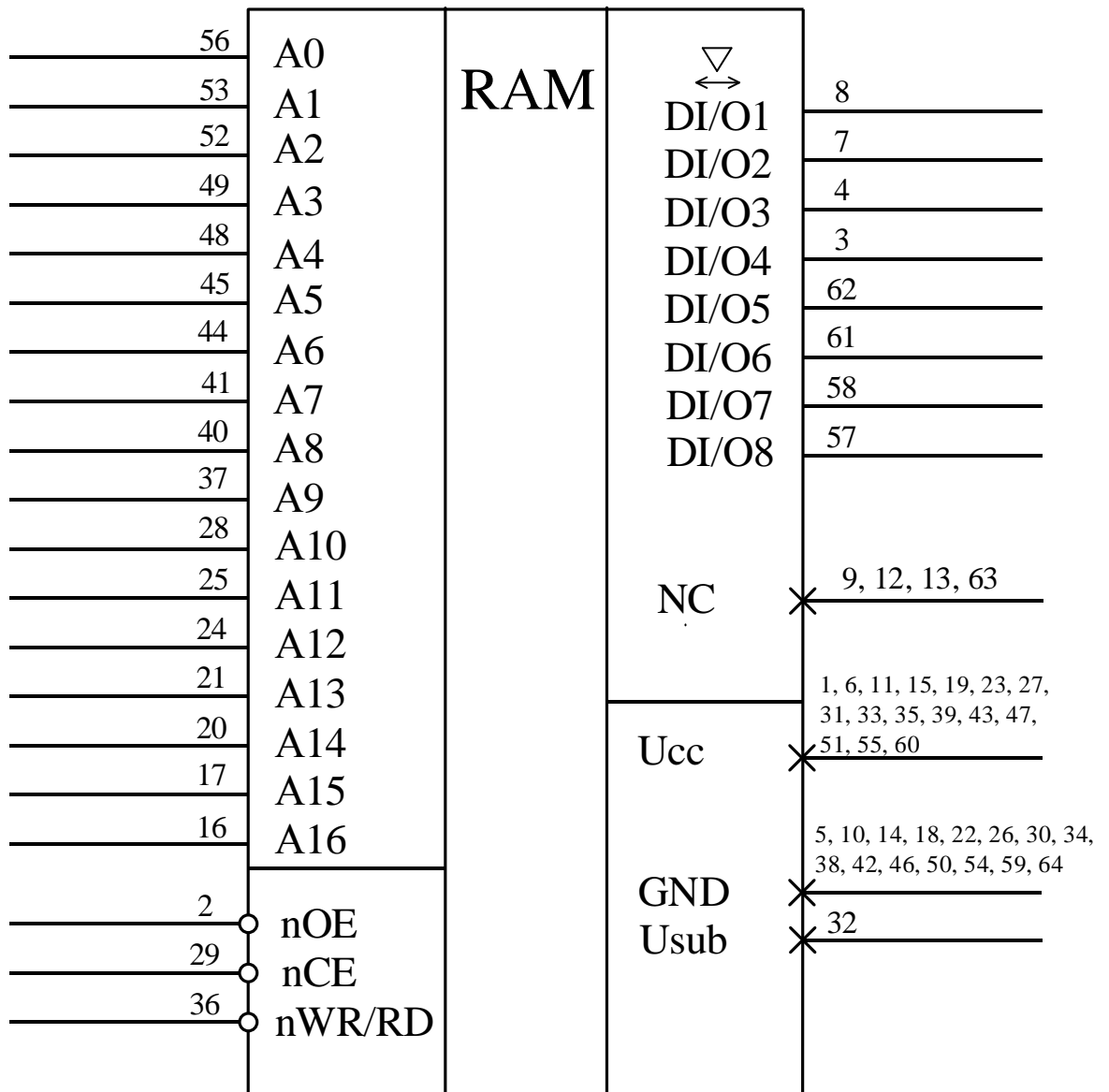


6 НАЗНАЧЕНИЕ ВЫВОДОВ

Номер вывода	Обозначение вывода	Функциональное назначение вывода
1	Ucc	Вывод напряжения питания
2	NOE	Вход разрешения выхода
3	DI/O4	Вход/выход данных
4	DI/O3	Вход/выход данных
5	GND	Общий вывод
6	Ucc_PAD	Вывод напряжения питания
7	DI/O2	Вход/выход данных
8	DI/O1	Вход/выход данных
9	NC	Не используются
10	GND	Общий вывод
11	Ucc	Вывод напряжения питания
12-13	NC	Не используются
14	GND	Общий вывод
15	Ucc	Вывод напряжения питания
16	A16	Вход адреса
17	A15	Вход адреса
18	GND	Общий вывод
19	Ucc	Вывод напряжения питания
20	A14	Вход адреса
21	A13	Вход адреса
22	GND	Общий вывод
23	Ucc	Вывод напряжения питания
24	A12	Вход адреса
25	A11	Вход адреса
26	GND	Общий вывод
27	Ucc	Вывод напряжения питания
28	A10	Вход адреса
29	NCE	Вход выборки микросхемы
30	GND	Общий вывод
31	Ucc	Вывод напряжения питания
32	Usub	Вывод источника отрицательного напряжения
33	Ucc_Usub	Вывод напряжения питания
34	GND	Общий вывод
35	Ucc	Вывод напряжения питания
36	NWR	Вход разрешения записи/считывания данных
37	A9	Вход адреса
38	GND	Общий вывод
39	Ucc	Вывод напряжения питания
40	A8	Вход адреса
41	A7	Вход адреса
42	GND	Общий вывод
43	Ucc	Вывод напряжения питания
44	A6	Вход адреса
45	A5	Вход адреса
46	GND	Общий вывод
47	Ucc	Вывод напряжения питания
48	A4	Вход адреса
49	A3	Вход адреса
50	GND	Общий вывод
51	Ucc	Вывод напряжения питания
52	A2	Вход адреса
53	A1	Вход адреса
54	GND	Общий вывод
55	Ucc	Вывод напряжения питания
56	A0	Вход адреса
57	DI/O8	Вход/выход данных
58	DI/O7	Вход/выход данных
59	GND	Общий вывод
60	Ucc_PAD	Вывод напряжения питания
61	DI/O6	Вход/выход данных
62	DI/O5	Вход/выход данных
63	NC	Не используются
64	GND	Общий вывод



7 УСЛОВНОЕ ГРАФИЧЕСКОЕ ОБОЗНАЧЕНИЕ



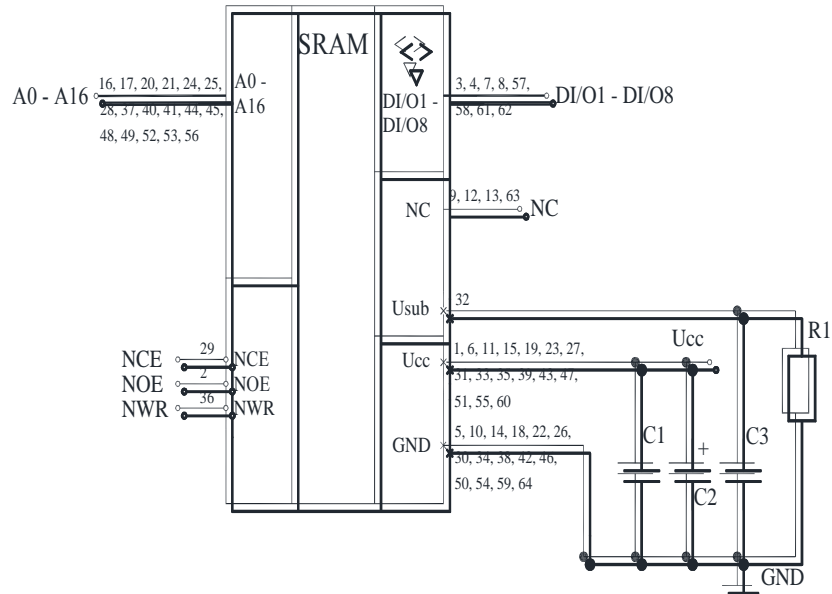


ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

Наименование параметра, единица измерения, режим измерения	Обозначение параметра	Норма		Температура, °C
		не менее	не более	
Выходное напряжение низкого уровня, В, ($U_{cc} = 2,97В$, при $I_{OL} = 4$ мА)	U_{OL}	–	0,4	25, 85, - 60
Выходное напряжение высокого уровня, В, ($U_{cc} = 2,97В$, при $I_{OH} = -4$ мА)	U_{OH}	2,4	–	25, 85, - 60
Ток утечки низкого уровня на входе, мкА	I_{ILL}	- 10,0	–	25, 85, - 60
Ток утечки высокого уровня на входе, мкА	I_{ILH}	–	10,0	25, 85, - 60
Выходной ток низкого уровня в состоянии «выключено», мкА	I_{OZL}	- 10,0	–	25, 85, - 60
Выходной ток высокого уровня в состоянии «выключено», мкА	I_{OZH}	–	10,0	25, 85, - 60
Ток потребления в режиме хранения, мА ($U_{cc} = 3,63В$)	I_{ccs}	–	5,0	25, 85, - 60
Динамический ток потребления, мА, без нагрузки выходов, ($t_{CYR} = 70$ нс, $U_{cc} = 3,63В$)	I_{occ}	–	40,0	25, 85, - 60
Время выборки адреса, нс, ($C_L = 50$ пФ, $U_{cc} = 2,97В$)	$t_{A(A)}$	–	35	25, 85, - 60
Время выборки разрешения, нс, ($C_L = 50$ пФ, $U_{cc} = 2,97В$)	$t_{A(CE)}$	–	35	25, 85, - 60
Время задержки распространения сигнала при переходе из состояния «Выключено» в состояние низкого (высокого) уровня, нс, ($C_L = 50$ пФ, $U_{cc} = 2,97 В$)	t_{PZL}, t_{PZH}	–	15	25, 85, - 60
Время сохранения сигнала выходной информации после сигнала разрешения NCE, нс	$t_{V(NCE-DO)}$	–	15	25, 85, - 60
Время сохранения сигнала выходной информации после сигнала разрешения NOE, нс	$t_{V(NOE-DO)}$	–	15	25, 85, - 60
Емкость входов, пФ, ($f = 1$ МГц)	C_I	–	8	25±10
Емкость входов/выходов, пФ, ($f = 1$ МГц)	C_{IO}	–	10	25±10
Напряжение смещения подложки, В	U_{sub}	–	-0,5	25, 85, -60



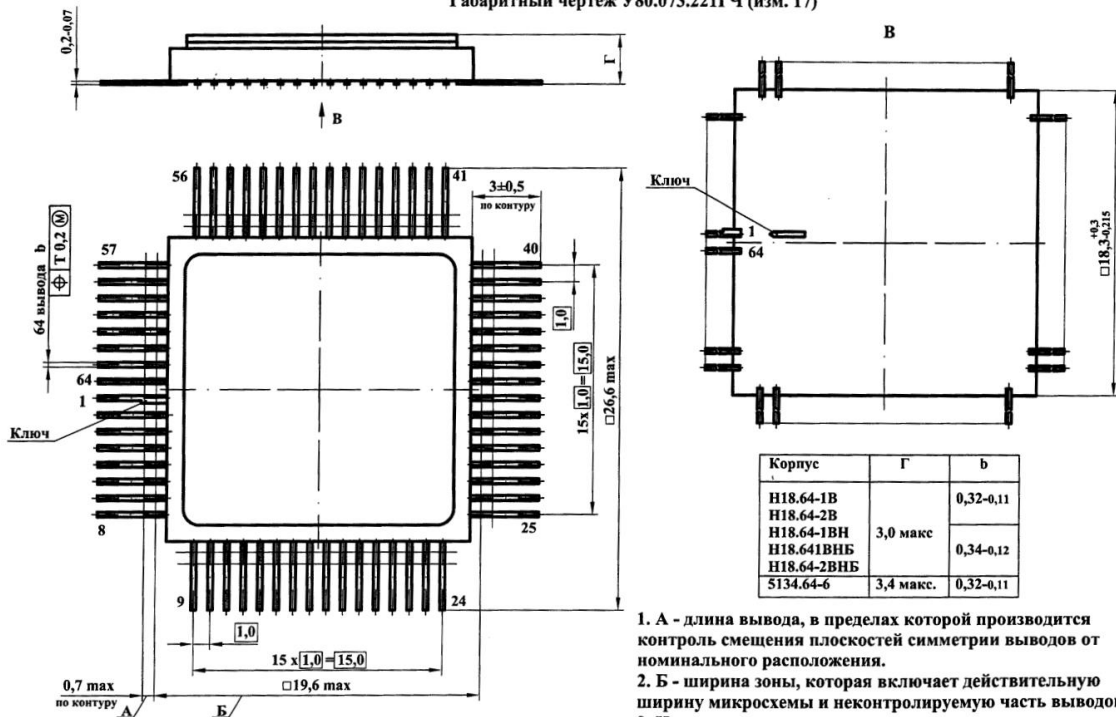
9 СХЕМА ВКЛЮЧЕНИЯ



R1 = 100 кОм,
C1 = C3 = 0,1 мкФ,
C2 = 10 мкФ

10 ГАБАРИТНЫЙ ЧЕРТЕЖ

Микросхема интегральная в корпусах
Н18.64-1В, Н18.64-1ВН, Н18.64-1ВНБ, Н18.64-2В, Н18.64-2ВНБ, 5134.64-6
Габаритный чертеж У80.073.221ГЧ (изм. 17)

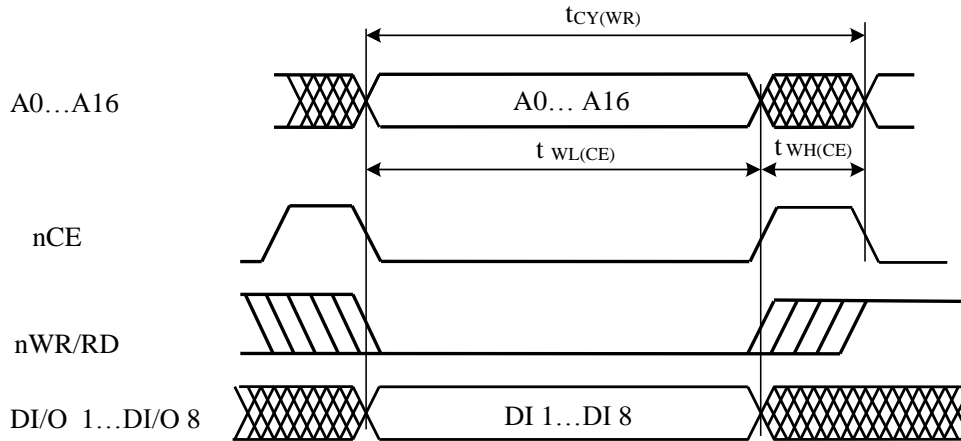


1. А - длина вывода, в пределах которой производится контроль смещения плоскостей симметрии выводов от номинального расположения.
2. Б - ширина зоны, которая включает действительную ширину микросхемы и неконтролируемую часть выводов.
3. Нумерация выводов показана условно.



11 ВРЕМЕННЫЕ ДИАГРАММЫ ФУНКЦИОНИРОВАНИЯ

Режим записи



Режим чтения ($nWR/RD=1$)

