

## 1 ОСОБЕННОСТИ

- Поддержка сигналов СТ, ВТ ГЛОНАСС с частотным разделением, сигналов СТ ГЛОНАСС с кодовым разделением, сигналов С/А GPS;
- 24 прямо-измерительных канала, возможность каскадирования микросхем ЦК;
- 32-разрядное процессорное ядро ARM Cortex-M4F;
- Тактовая частота до 50 МГц;
- Напряжение питания от 2,97 В до 3,63 В;
- Память программ 128 Кбайт;
- Память данных 64 Кбайт;
- Диапазон рабочей температуры: от минус 60 до 85 °С;
- Стойкость к воздействию специальных факторов 7.И1, 7.И6, 7.И7, 7.И8, 7.С1, 7.С4;
- Стойкость к воздействию статического электричества до 1000 В;
- Тип корпуса МК 4251.304-2.

## 3 ПРИМЕНЕНИЕ

Микросхема ЦК предназначена для комплектования бортовой аппаратуры спутниковой навигации

## 2 ОПИСАНИЕ

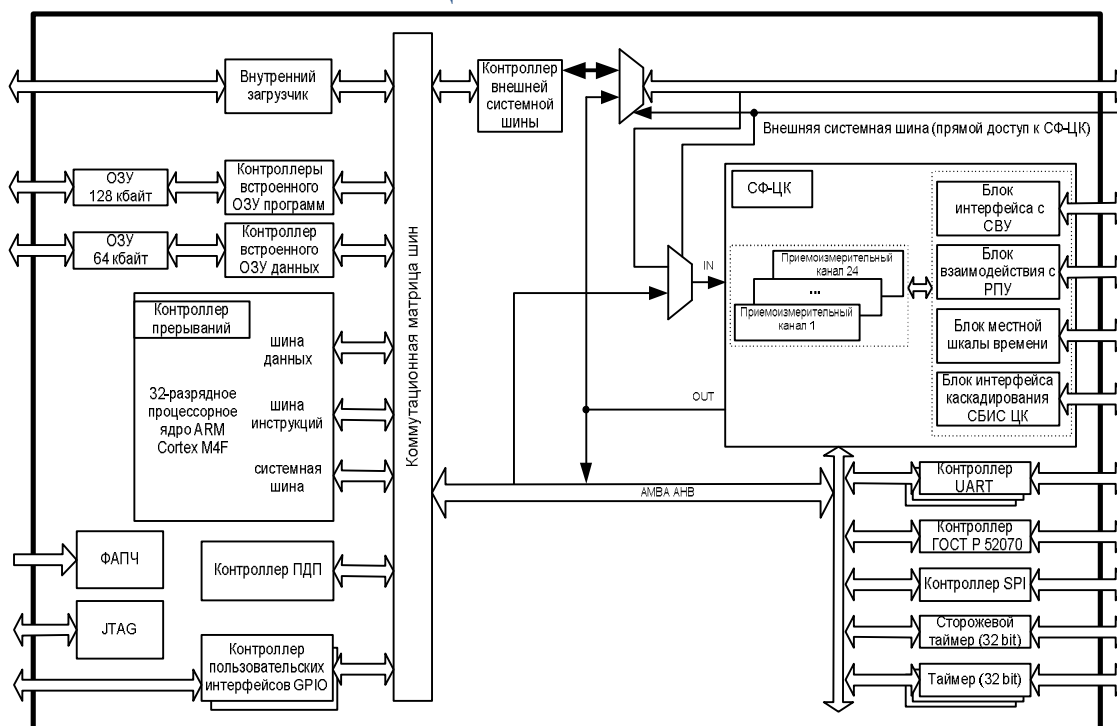
Микросхема цифрового коррелятора (ЦК) предназначена для выполнения цифровой корреляционной обработки сигналов стандартной точности и высокой точности спутниковой радионавигационной системы ГЛОНАСС (в том числе сигналов ГЛОНАСС с кодовым разделением стандартной точности) и сигналов стандартной точности СРНС GPS.

Микросхема ЦК представляет собой объединение сложно-функционального блока цифрового коррелятора с блоком микроконтроллера на основе 32-разрядного процессорного ядра ARM Cortex-M4F и ряда периферийных интерфейсов.

В состав микросхемы ЦК входят следующие функциональные элементы:

- 32-разрядное процессорное ядро ARM Cortex-M4F;
- сложно-функциональный блок ЦК;
- контроллер прямого доступа к памяти (DMA);
- контроллер внешней системной шины;
- блоки встроенного статического ОЗУ программ (128 Кбайт) и данных (64 Кбайт);
- генератор с фазовой автоподстройкой частоты;
- встроенный загрузчик (ПЗУ 4 Кбайт);
- контроллер мультиплексного канала информационного обмена;
- контроллер последовательного порта UART (3 шт.);
- контроллер последовательного стандартного интерфейса SPI;
- контроллер пользовательских интерфейсов GPIO с числом выводов не менее 16 (2 шт.);
- 32-разрядный таймер (3 шт.);
- 32-разрядный сторожевой таймер;
- JTAG порт.

## 4 ФУНКЦИОНАЛЬНАЯ СХЕМА



## СОДЕРЖАНИЕ

1 ОСОБЕННОСТИ.....	1
2 ОПИСАНИЕ.....	1
3 ПРИМЕНЕНИЕ.....	1
4 ФУНКЦИОНАЛЬНАЯ СХЕМА.....	1
5 ИСТОРИЯ ПОСЛЕДНИХ ИЗМЕНЕНИЙ.....	3
6 НАЗНАЧЕНИЕ ВЫВОДОВ.....	4
7 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ.....	11
8 ГАБАРИТНЫЙ ЧЕРТЕЖ.....	12

## 5 ИСТОРИЯ ПОСЛЕДНИХ ИЗМЕНЕНИЙ

Дата

Изменение

## 6 НАЗНАЧЕНИЕ ВЫВОДОВ

Номер вывода корпуса	Обозначение вывода	Тип вывода	Функциональное назначение вывода
1	USUB	Выход	Выход источника отрицательного напряжения
2	NC	–	Не используется
3	EXT ADDR<25>	Выход	Адресный бит контроллера внешней шины
4	EXT ADDR<26>	Выход	Адресный бит контроллера внешней шины
5	EXT ADDR<27>	Выход	Адресный бит контроллера внешней шины
6	EXT ADDR<28>	Выход	Адресный бит контроллера внешней шины
7	EXT ADDR<29>	Выход	Адресный бит контроллера внешней шины
8	VDD (IO)	–	Питание элементов ввода-вывода
9	GND (IO)	–	Общий
10	EXT ADDR<30>	Выход	Адресный бит контроллера внешней шины
11	EXT ADDR<31>	Выход	Адресный бит контроллера внешней шины
12	RXD UART<0>	Вход	Вход контроллера UART[0]
13	TXD UART<0>	Выход	Выход контроллера UART[0]
14	GND (CORE)	–	Общий
15	VDD (CORE)	–	Основное питание
16	NC	–	Не используется
17	RXD UART<1>	Вход	Вход контроллера UART[1]
18	TXD UART<1>	Выход	Выход контроллера UART[1]
19	RXD UART<2>	Вход	Вход контроллера UART[2]
20	TXD UART<2>	Выход	Выход контроллера UART[2]
21	TMR EXTIN<0>	Вход	Вход таймера 0
22	VDD (CORE)	–	Основное питание
23	GND (CORE)	–	Общий
24	TMR EXTIN<1>	Вход	Вход таймера 1
25	TMR EXTIN<2>	Вход	Вход таймера 2
26	nTRST	Вход	Вход JTAG интерфейса
27	SWCLKTCK	Вход	Вход SWCLK или TCK интерфейсов SerialWire или JTAG
28	GND (IO)	–	Общий
29	VDD (IO)	–	Питание элементов ввода-вывода
30	SWDIOTMS	Вход-выход	Вход/выход данных SWD интерфейса SerialWire или вход TMS интерфейса JTAG
31	TDI	Вход	Вход данных интерфейса JTAG
32	TDO	Выход с третьим состоянием	Выход данных интерфейса JTAG или 1 бит выход трассы SerilaWireViewer
33	XTAL1	Вход	Вход для подключения кварцевого резонатора
34	XTAL2	Выход	Вход для подключения кварцевого резонатора
35	RESETn	Вход	Сброс контроллера
36	VDD (CORE)	–	Основное питание
37	GND (CORE)	–	Общий
38	XTALOUT	Выход	Выход генератора частоты
39	PLL FIN	Вход	Вход PLL
40	PLL FOUT	Выход	Выход PLL
41	PLL RESET_N	Вход	Сброс PLL
42	NC	–	Не используется
43	PLL_ENABLE	Вход	Разрешение тактирования контроллера от PLL

44	PLL M<0>	Вход	Бит 0 коэффициента деления частоты
45	PLL M<1>	Вход	Бит 1 коэффициента деления частоты
46	PLL M<2>	Вход	Бит 2 коэффициента деления частоты
47	PLL M<3>	Вход	Бит 3 коэффициента деления частоты
48	GND (IO)	–	Общий
49	VDD (IO)	–	Питание элементов ввода-вывода
50	PLL M<4>	Вход	Бит 4 коэффициента деления частоты
51	PLL M<5>	Вход	Бит 5 коэффициента деления частоты
52	PLL N<0>	Вход	Бит 0 коэффициента умножения частоты
53	VDD (CORE)	–	Основное питание
54	GND (CORE)	–	Общий
55	PLL N<1>	Вход	Бит 1 коэффициента умножения частоты
56	PLL N<2>	Вход	Бит 2 коэффициента умножения частоты
57	PLL N<3>	Вход	Бит 3 коэффициента умножения частоты
58	PLL N<4>	Вход	Бит 4 коэффициента умножения частоты
59	PLL N<5>	Вход	Бит 5 коэффициента умножения частоты
60	PLL READY	Выход	Выход готовности выходной частоты PLL
61	CLKIN	Вход	Вход тактирования микроконтроллера при условии PLL_ENABLE = 0
62	GND (IO)	–	Общий
63	VDD (IO)	–	Питание элементов ввода-вывода
64	SSP CLK	Вход-выход	Вход/выход синхросигнала контроллера SSP
65	SSP_TX	Выход с третьим состоянием	Выход передатчика контроллера SSP
66	SSP_RX	Вход	Вход приёмника контроллера SSP
67	SSP F	Вход-выход	Вход/выход строба контроллера SSP
68	VDD (CORE)	–	Основное питание
69	GND (CORE)	–	Общий
70	TRACECLK	Выход	Выход синхросигнала параллельного порта трассировки ядра
71	TRACEDATA<0>	Выход	Выход данных параллельного порта трассировки ядра
72	TRACEDATA<1>	Выход	Выход данных параллельного порта трассировки ядра
73	NC	–	Не используется
74	TRACEDATA<2>	Выход	Выход данных параллельного порта трассировки ядра
75	TRACEDATA<3>	Выход	Выход данных параллельного порта трассировки ядра
76	NC	–	Не используется
77	PAB<0>	Вход	Бит 0 адреса шины параллельного интерфейса к ЦК
78	PAB<1>	Вход	Бит 1 адреса шины параллельного интерфейса к ЦК
79	PAB<2>	Вход	Бит 2 адреса шины параллельного интерфейса к ЦК
80	PAB<3>	Вход	Бит 3 адреса шины параллельного интерфейса к ЦК
81	PAB<4>	Вход	Бит 4 адреса шины параллельного интерфейса к ЦК
82	PAB<5>	Вход	Бит 5 адреса шины параллельного интерфейса к ЦК
83	PAB<6>	Вход	Бит 6 адреса шины параллельного интерфейса к ЦК
84	PAB<7>	Вход	Бит 7 адреса шины параллельного интерфейса к ЦК
85	VDD (CORE)	–	Основное питание
86	GND (CORE)	–	Общий
87	PAB<8>	Вход	Бит 8 адреса шины параллельного интерфейса к ЦК
88	PAB<9>	Вход	Бит 9 адреса шины параллельного интерфейса к ЦК
89	PAB<10>	Вход	Бит 10 адреса шины параллельного интерфейса к ЦК
90	GND (IO)	–	Общий
91	VDD (IO)	–	Питание элементов ввода-вывода
92	PAB<11>	Вход	Бит 11 адреса шины параллельного интерфейса к ЦК
93	PAB<12>	Вход	Бит 12 адреса шины параллельного интерфейса к ЦК

94	PAB<13>	Вход	Бит 13 адреса шины параллельного интерфейса к ЦК
95	PAB<14>	Вход	Бит 14 адреса шины параллельного интерфейса к ЦК
96	REMAP	Вход	Изменение карты памяти контроллера
97	PDB<0>	Вход-выход	Бит 0 шины данных параллельного интерфейса к ЦК
98	PDB<1>	Вход-выход	Бит 1 шины данных параллельного интерфейса к ЦК
99	PDB<2>	Вход-выход	Бит 2 шины данных параллельного интерфейса к ЦК
100	PDB<3>	Вход-выход	Бит 3 шины данных параллельного интерфейса к ЦК
101	PDB<4>	Вход-выход	Бит 4 шины данных параллельного интерфейса к ЦК
102	PDB<5>	Вход-выход	Бит 5 шины данных параллельного интерфейса к ЦК
103	PDB<6>	Вход-выход	Бит 6 шины данных параллельного интерфейса к ЦК
104	VDD (CORE)	–	Основное питание
105	GND (CORE)	–	Общий
106	PDB<7>	Вход-выход	Бит 7 шины данных параллельного интерфейса к ЦК
107	PDB<8>	Вход-выход	Бит 8 шины данных параллельного интерфейса к ЦК
108	PDB<9>	Вход-выход	Бит 9 шины данных параллельного интерфейса к ЦК
109	PDB<10>	Вход-выход	Бит 10 шины данных параллельного интерфейса к ЦК
110	PDB<11>	Вход-выход	Бит 11 шины данных параллельного интерфейса к ЦК
111	PDB<12>	Вход-выход	Бит 12 шины данных параллельного интерфейса к ЦК
112	GND (IO)	–	Общий
113	VDD (IO)	–	Питание элементов ввода-вывода
114	PDB<13>	Вход-выход	Бит 13 шины данных параллельного интерфейса к ЦК
115	PDB<14>	Вход-выход	Бит 14 шины данных параллельного интерфейса к ЦК
116	PDB<15>	Вход-выход	Бит 15 шины данных параллельного интерфейса к ЦК
117	PDB<16>	Вход-выход	Бит 16 шины данных параллельного интерфейса к ЦК
118	PDB<17>	Вход-выход	Бит 17 шины данных параллельного интерфейса к ЦК
119	PDB<18>	Вход-выход	Бит 18 шины данных параллельного интерфейса к ЦК
120	PDB<19>	Вход-выход	Бит 19 шины данных параллельного интерфейса к ЦК
121	PDB<20>	Вход-выход	Бит 20 шины данных параллельного интерфейса к ЦК
122	PDB<21>	Вход-выход	Бит 21 шины данных параллельного интерфейса к ЦК
123	PDB<22>	Вход-выход	Бит 22 шины данных параллельного интерфейса к ЦК
124	VDD (CORE)	–	Основное питание
125	GND (CORE)	–	Общий
126	PDB<23>	Вход-выход	Бит 23 шины данных параллельного интерфейса к ЦК
127	PDB<24>	Вход-выход	Бит 24 шины данных параллельного интерфейса к ЦК
128	PDB<25>	Вход-выход	Бит 25 шины данных параллельного интерфейса к ЦК
129	PDB<26>	Вход-выход	Бит 26 шины данных параллельного интерфейса к ЦК
130	GND (CORE)	–	Общий
131	VDD (CORE)	–	Основное питание
132	PDB<27>	Вход-выход	Бит 27 шины данных параллельного интерфейса к ЦК
133	PDB<28>	Вход-выход	Бит 28 шины данных параллельного интерфейса к ЦК
134	PDB<29>	Вход-выход	Бит 29 шины данных параллельного интерфейса к ЦК
135	PDB<30>	Вход-выход	Бит 30 шины данных параллельного интерфейса к ЦК
136	PDB<31>	Вход-выход	Бит 31 шины данных параллельного интерфейса к ЦК
137	NC	–	Не используется
138	VDD (IO)	–	Питание элементов ввода-вывода
139	GND (IO)	–	Общий
140	EXT DATA EN	Выход	Выход контроллера внешней шины для интерфейса NAND
141	EXT CLE	Выход	Выход контроллера внешней шины для интерфейса NAND
142	EXT ALE	Выход	Выход контроллера внешней шины для интерфейса NAND
143	EXT BUSY	Вход	Вход контроллера внешней шины для интерфейса NAND
144	GND (CORE)	–	Общий
145	VDD (CORE)	–	Основное питание
146	READY	Выход с	Сигнал готовности параллельного интерфейса ЦК

		третьим состоянием	
147	PABCS N	Вход	Сигнал выбора устройства на параллельном интерфейсе ЦК
148	WSTRB PSTRB N	Вход	Строб записи на параллельном интерфейсе ЦК
149	RSTRB N PRW	Вход	Строб записи на параллельном интерфейсе ЦК
150	NC	–	Не используется
151	NC	–	Не используется
152	NC	–	Не используется
153	NC	–	Не используется
154	DATALH	Вход	Выбор старшего или младшего слова на параллельном интерфейсе ЦК
155	PRTYPE	Вход	параллельный интерфейс ЦК
156	PSTRBTYPE	Вход	параллельный интерфейс ЦК
157	PRBUFTYPE	Вход	параллельный интерфейс ЦК
158	PB AMBA SEL	Вход	Выбор интерфейса ЦК
159	VDD (CORE)	–	Основное питание
160	VDD (CORE)	–	Основное питание
161	GND (CORE)	–	Общий
162	DATA16BIT	Вход	16бит режим на параллельном интерфейсе ЦК
163	TST MODE<0>	Вход	Бит 0 выбора тестового режима микросхемы
164	TST MODE<1>	Вход	Бит 1 выбора тестового режима микросхемы
165	TST MODE<2>	Вход	Бит 2 выбора тестового режима микросхемы
166	NC	–	Не используется
167	GND (IO)	–	Общий
168	VDD (IO)	–	Питание элементов ввода-вывода
169	TEST MODE DC	Вход	Включение тестового режима микросхемы
170	EXT 1HZ DC	Вход	Вход для каскадирования ЦК
171	EXT 1KHZ N DC	Вход	Вход для каскадирования ЦК
172	EXT TM DC	Вход	Внешняя метка времени для каскадирования ЦК
173	EXT TOM DC	Вход	Внешний момент измерения для каскадирования ЦК
174	VDD (CORE)	–	Основное питание
175	GND (CORE)	–	Общий
176	VT_EQUIP	Вход	Тестовый вход для возможности напрямую управлять режимом работы генераторов кода
177	INP1 M	Вход	Сигнальный вход
178	INP1 S	Вход	Сигнальный вход
179	GND (CORE)	–	Общий
180	GND (CORE)	–	Общий
181	VDD (CORE)	–	Основное питание
182	VDD (CORE)	–	Основное питание
183	INP2 M	Вход	Сигнальный вход
184	INP2 S	Вход	Сигнальный вход
185	INP3 M	Вход	Сигнальный вход
186	INP3 S	Вход	Сигнальный вход
187	OUTPUT 1KHZ N	Выход	Выход частоты для каскадирования
188	ADD CLK	Выход	Выход вспомогательной частоты
189	VDD (IO)	–	Питание элементов ввода-вывода
190	GND (IO)	–	Общий
191	PRS PILOT	Выход	Тестовый выход опорной последовательности
192	SYN MOSI	Выход	Выход данных интерфейса для управления РПУ
193	SYN SCLK	Выход	Выход синхросигнала интерфейса для управления РПУ
194	SYN_CSN	Выход с третьим	Выход разрешения передачи интерфейса для управления РПУ

		состоянием	
195	SYN MISO	Вход	Вход данных интерфейса для управления
196	TM DC	Выход	Выход метки времени для каскадирования ЦК
197	TOM OUT DC	Выход	Выход момента измерения для каскадирования ЦК
198	CLK DC	Вход	Синхросигнал ЦК
199	RST N DC	Вход	Сигнал сброса ЦК
200	GND (CORE)	–	Общий
201	VDD (CORE)	–	Основное питание
202	TXINHB MIL	Выход	Разрешение передачи канала В МКИО
203	TXINHA MIL	Выход	Разрешение передачи канала А МКИО
204	MDNO2 MIL	Выход	Выход N линии данных канала В
205	MDPO2 MIL	Выход	Выход P линии данных канала В
206	MDPI2 MIL	Вход	Вход P линии данных канала В
207	MDNI2 MIL	Вход	Вход N линии данных канала В
208	MDPI1 MIL	Вход	Вход P линии данных канала А
209	MDNI1 MIL	Вход	Вход N линии данных канала А
210	MDNO1 MIL	Выход	Выход N линии данных канала А
211	MDPO1 MIL	Выход	Выход P линии данных канала А
212	EXT CE<5>	Выход	Разрешение работы секции 5 региона памяти внешней шины
213	EXT CE<4>	Выход	Разрешение работы секции 4 региона памяти внешней шины
214	VDD (CORE)	–	Основное питание
215	GND (CORE)	–	Общий
216	EXT CE<3>	Выход	Разрешение работы секции 3 региона памяти внешней шины
217	EXT CLOCK	Выход	Выход сигнала синхронизации внешней шины
218	EXT_BE<3>	Выход	Бит валидности данных на выводах ext_db[31:24] внешней шины
219	GND (IO)	–	Общий
220	VDD (IO)	–	Питание элементов ввода-вывода
221	VDD (IO)	–	Питание элементов ввода-вывода
222	EXT_BE<2>	Выход	Бит валидности данных на выводах ext_db[23:16] внешней шины
223	EXT_BE<1>	Выход	Бит валидности данных на выводах ext_db[15:8] внешней шины
224	EXT CE<2>	Выход	Разрешение работы секции 2 региона памяти внешней шины
225	EXT_BE<0>	Выход	Бит валидности данных на выводах ext_db[7:0] внешней шины
226	EXT CE<1>	Выход	Разрешение работы секции 1 региона памяти внешней шины
227	EXT WE	Выход	Строб разрешения записи на внешней шине
228	EXT CE<0>	Выход	Разрешение работы секции 0 региона памяти внешней шины
229	EXT OE	Выход	Вывод статуса направления шины данных на ext_db[31:0]
230	EXT_DB<16>	Вход-выход	Бит 16 шины данных внешней шины
231	EXT_DB<31>	Вход-выход	Бит 31 шины данных внешней шины
233	EXT_DB<29>	Вход-выход	Бит 29 шины данных внешней шины
234	EXT_DB<28>	Вход-выход	Бит 28 шины данных внешней шины
235	VDD (CORE)	–	Основное питание
236	GND (CORE)	–	Общий
237	EXT_DB<27>	Вход-выход	Бит 27 шины данных внешней шины
238	EXT_DB<26>	Вход-выход	Бит 26 шины данных внешней шины
239	EXT_DB<25>	Вход-выход	Бит 25 шины данных внешней шины
240	EXT_DB<24>	Вход-выход	Бит 24 шины данных внешней шины
241	GND (IO)	–	Общий
242	VDD (IO)	–	Питание элементов ввода-вывода
243	VDD (IO)	–	Питание элементов ввода-вывода



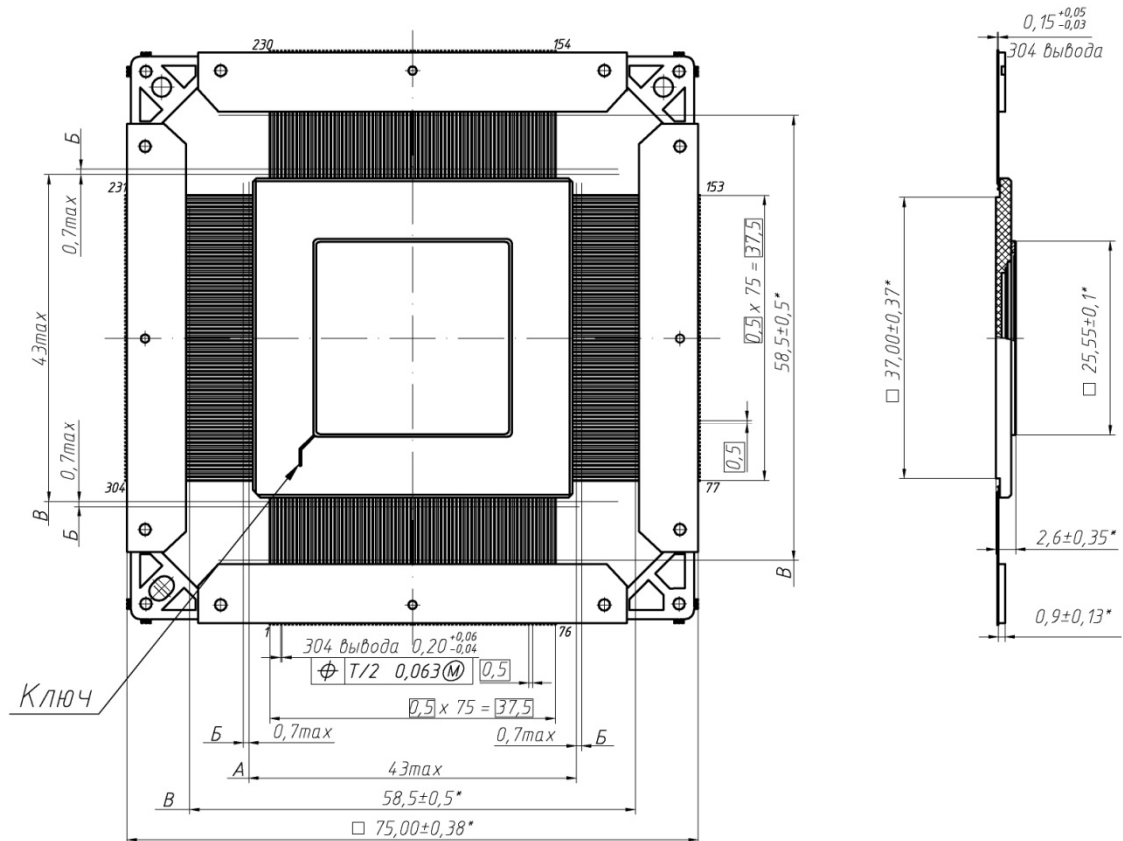
244	EXT DB<23>	Вход-выход	Бит 23 шины данных внешней шины
245	EXT DB<22>	Вход-выход	Бит 22 шины данных внешней шины
246	EXT DB<21>	Вход-выход	Бит 21 шины данных внешней шины
247	EXT DB<20>	Вход-выход	Бит 20 шины данных внешней шины
248	EXT DB<19>	Вход-выход	Бит 19 шины данных внешней шины
249	EXT DB<18>	Вход-выход	Бит 18 шины данных внешней шины
250	EXT DB<17>	Вход-выход	Бит 17 шины данных внешней шины
251	EXT DB<8>	Вход-выход	Бит 8 шины данных внешней шины
252	EXT DB<15>	Вход-выход	Бит 15 шины данных внешней шины
253	EXT DB<14>	Вход-выход	Бит 14 шины данных внешней шины
254	EXT DB<13>	Вход-выход	Бит 13 шины данных внешней шины
255	EXT DB<12>	Вход-выход	Бит 12 шины данных внешней шины
256	VDD (CORE)	–	Основное питание
257	GND (CORE)	–	Общий
258	EXT DB<11>	Вход-выход	Бит 11 шины данных внешней шины
259	EXT DB<10>	Вход-выход	Бит 10 шины данных внешней шины
260	EXT DB<9>	Вход-выход	Бит 9 шины данных внешней шины
261	EXT DB<0>	Вход-выход	Бит 0 шины данных внешней шины
262	EXT DB<7>	Вход-выход	Бит 7 шины данных внешней шины
263	EXT DB<6>	Вход-выход	Бит 6 шины данных внешней шины
264	EXT DB<5>	Вход-выход	Бит 5 шины данных внешней шины
265	GND (IO)	–	Общий
266	VDD (IO)	–	Питание элементов ввода-вывода
267	EXT DB<4>	Вход-выход	Бит 4 шины данных внешней шины
268	EXT DB<3>	Вход-выход	Бит 3 шины данных внешней шины
269	EXT DB<2>	Вход-выход	Бит 2 шины данных внешней шины
270	EXT DB<1>	Вход-выход	Бит 1 шины данных внешней шины
271	EXT ADDR<24>	Выход	Бит 24 шины адреса внешней шины
272	EXT ADDR<23>	Выход	Бит 23 шины адреса внешней шины
273	EXT ADDR<22>	Выход	Бит 22 шины адреса внешней шины
274	EXT ADDR<21>	Выход	Бит 21 шины адреса внешней шины
275	VDD (CORE)	–	Основное питание
276	GND	–	Общий
277	EXT ADDR<20>	Выход	Бит 20 шины адреса внешней шины
278	EXT ADDR<19>	Выход	Бит 19 шины адреса внешней шины
279	EXT ADDR<18>	Выход	Бит 18 шины адреса внешней шины
280	EXT ADDR<17>	Выход	Бит 17 шины адреса внешней шины
281	GND	–	Общий
282	VDD (CORE)	–	Основное питание
283	EXT ADDR<16>	Выход	Бит 16 шины адреса внешней шины
284	EXT ADDR<15>	Выход	Бит 15 шины адреса внешней шины
285	EXT ADDR<14>	Выход	Бит 14 шины адреса внешней шины
286	EXT ADDR<13>	Выход	Бит 13 шины адреса внешней шины
287	EXT ADDR<12>	Выход	Бит 12 шины адреса внешней шины
288	EXT ADDR<11>	Выход	Бит 11 шины адреса внешней шины
289	EXT ADDR<10>	Выход	Бит 10 шины адреса внешней шины
290	EXT ADDR<9>	Выход	Бит 9 шины адреса внешней шины
291	VDDIO	–	Питание элементов ввода-вывода
292	GNDIO	–	Общий
293	EXT ADDR<8>	Выход	Бит 8 шины адреса внешней шины
294	EXT ADDR<7>	Выход	Бит 7 шины адреса внешней шины
295	EXT ADDR<6>	Выход	Бит 6 шины адреса внешней шины
296	GND	–	Общий

297	VDD (CORE)	–	Основное питание
298	EXT ADDR<5>	Выход	Бит 5 шины адреса внешней шины
299	EXT ADDR<4>	Выход	Бит 4 шины адреса внешней шины
300	EXT ADDR<3>	Выход	Бит 3 шины адреса внешней шины
301	EXT ADDR<2>	Выход	Бит 2 шины адреса внешней шины
302	EXT ADDR<1>	Выход	Бит 1 шины адреса внешней шины
303	EXT ADDR<0>	Выход	Бит 0 шины адреса внешней шины
304	NC	–	Не используется

## 7 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ

№	Наименование параметра, единица измерения, (режим измерения)	Буквенное обозначение параметра	Значение параметра		Температура среды, °С
			не менее	не более	
1	Выходное напряжение низкого уровня, В ( $U_{CC} = 2,97$ В, при $I_{OL} = 4$ мА)	$U_{OL}$	–	0,4	25, 85, - 60
2	Выходное напряжение высокого уровня, В ( $U_{CC} = 2,97$ В, при $I_{OH} = - 4$ мА)	$U_{OH}$	2,4	–	25, 85, - 60
3	Ток утечки низкого уровня на входе, мкА ( $U_{IL} = 0$ В, $U_{IH} = 3,63$ В, $U_{CC} = 3,63$ В)	$I_{ILL}$	- 10	–	25, 85, -60
4	Ток утечки высокого уровня на входе, мкА ( $U_{IL} = 0$ В, $U_{IH} = 3,63$ В, $U_{CC} = 3,63$ В)	$I_{ILH}$	–	10	25, 85, - 60
5	Ток утечки низкого уровня на выходе в состоянии «Выключено», мкА ( $U_{IL} = 0$ В, $U_{IH} = 3,63$ В, $U_{CC} = 3,63$ В)	$I_{OLL}$	- 10	–	25, 85, - 60
6	Ток утечки высокого уровня на выходе в состоянии «Выключено», мкА ( $U_{IL} = 0$ В, $U_{IH} = 3,63$ В, $U_{CC} = 3,63$ В)	$I_{OLH}$	–	10	25, 85, - 60
7	Статический ток потребления, мА ( $U_{CC} = 3,63$ В)	$I_{CC}$	–	30	25, 85, - 60
8	Динамический ток потребления с нагрузкой выходов, А ( $f_C = 50$ МГц, $U_{CC} = 3,63$ В, $C_L = 50$ пФ)	$I_{OCC}$	–	1,5	25, 85, - 60
9	Емкость входная, пФ ( $f_C = 1$ МГц)	$C_I$	–	15	$25 \pm 10$
10	Емкость входа/выхода, пФ ( $f_C = 1$ МГц)	$C_{I/O}$	–	20	$25 \pm 10$
11	Емкость выходная, пФ ( $f_C = 1$ МГц)	$C_O$	–	20	$25 \pm 10$

## 8 ГАБАРИТНЫЙ ЧЕРТЕЖ



- \* Размеры для справок.
- Нумерация выводов корпуса показана условно.
- А - ширина зоны, которая включает действительную часть корпуса и часть выводов, непригодную для монтажа. Б - длина вывода, в пределах которой производится контроль позиционного допуска осей выводов. В - зона обрубки технологической рамки. Обрубка осуществляется потребителем.
- Неуказанные размеры корпуса микросхемы и дополнительные сведения о нем по ТАСФ.301176.030 ТУ.